

PCT

WELTORGANISATION FÜR GEISTIGES EIGENTUM  
Internationales Büro



INTERNATIONALE ANMELDUNG VERÖFFENTLICHT NACH DEM VERTRAG ÜBER DIE  
INTERNATIONALE ZUSAMMENARBEIT AUF DEM GEBIET DES PATENTWESENS (PCT)

(51) Internationale Patentklassifikation <sup>7</sup> :  
H01L 21/768, 23/48, 25/065, 21/98

A1

(11) Internationale Veröffentlichungsnummer: WO 00/65648

(43) Internationales  
Veröffentlichungsdatum: 2. November 2000 (02.11.00)

(21) Internationales Aktenzeichen: PCT/EP00/03575

(22) Internationales Anmeldedatum: 19. April 2000 (19.04.00)

(30) Prioritätsdaten:  
199 18 671.5 23. April 1999 (23.04.99) DE

(71) Anmelder (für alle Bestimmungsstaaten ausser US):  
GIESECKE & DEVRIENT GMBH [DE/DE]; Prinzregen-  
tenstrasse 159, D-81677 München (DE).

(72) Erfinder; und

(75) Erfinder/Anmelder (nur für US): GRASSL, Thomas [DE/DE];  
Ganzenmüllerstrasse 6, D-85354 Freising (DE).

(74) Anwalt: KLUNKER, SCHMITT-NILSON, HIRSCH; Winzer-  
erstrasse 106, D-80797 München (DE).

(81) Bestimmungsstaaten: AE, AG, AL, AM, AT, AU, AZ, BA,  
BB, BG, BR, BY, CA, CH, CN, CR, CU, CZ, DK, DM, DZ,  
EE, ES, FI, GB, GD, GE, GH, GM, HR, HU, ID, IL, IN, IS,  
JP, KE, KG, KP, KR, KZ, LC, LK, LR, LS, LT, LU, LV,  
MA, MD, MG, MK, MN, MW, MX, NO, NZ, PL, PT, RO,  
RU, SD, SE, SG, SI, SK, SL, TJ, TM, TR, TT, TZ, UA,  
UG, US, UZ, VN, YU, ZA, ZW, ARIPO Patent (GH, GM,  
KE, LS, MW, SD, SL, SZ, TZ, UG, ZW), eurasisches Patent  
(AM, AZ, BY, KG, KZ, MD, RU, TJ, TM), europäisches  
Patent (AT, BE, CH, CY, DE, DK, ES, FI, FR, GB, GR,  
IE, IT, LU, MC, NL, PT, SE), OAPI Patent (BF, BJ, CF,  
CG, CI, CM, GA, GN, GW, ML, MR, NE, SN, TD, TG).

Veröffentlicht

Mit internationalem Recherchenbericht.

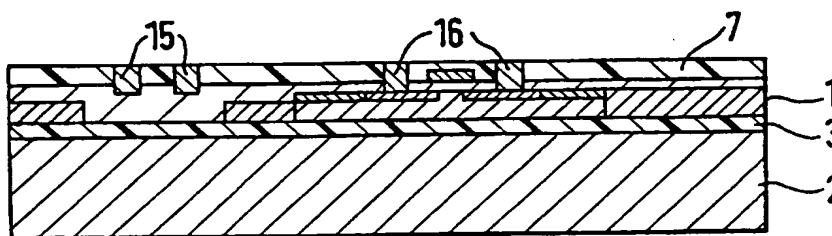
(54) Title: CIRCUIT SUITABLE FOR VERTICAL INTEGRATION AND METHOD OF PRODUCING SAME

(54) Bezeichnung: VERTIKAL INTEGRIERBARE SCHALTUNG UND VERFAHREN ZU IHRER HERSTELLUNG

(57) Abstract

The invention relates to a circuit suitable for vertical integration and a method of producing same. In contrast to known methods for producing vertical electrical connections, the present method comprises process steps which are also used for the production of the vertically integratable circuit itself and which permit said vertical integration. This

simplifies the overall production sequence of vertically integratable circuits and thus of the three-dimensionally integrated circuit as a whole, which in turn optimizes plant run-times since some process steps fall away. Furthermore, since the production of vertical electrical connections is no longer based on the use of finished substrates yields are improved, as process steps which could affect active circuit components already produced, such as steps involving high process temperatures, no longer have to be carried out after the production of said circuit components.



(57) Zusammenfassung

Im Gegensatz zu bekannten Verfahren zur Herstellung der vertikalen elektrischen Verbindungen werden beim vorliegenden Verfahren Prozessschritte bei der Herstellung der vertikal integrierbaren Schaltung selbst verwendet, um die vertikale Integration zu ermöglichen. Dadurch wird der Ablauf der Herstellung von vertikal integrierbaren Schaltungen und damit der dreidimensionalen integrierten Schaltung insgesamt vereinfacht, wodurch Anlagenlaufzeiten optimiert werden, da Prozessschritte gespart werden. Weil zur Herstellung der vertikalen elektrischen Verbindungen zudem nicht mehr von fertig prozessierten Substraten ausgegangen wird, wird zudem eine verbesserte Ausbeute erreicht, da Prozessschritte, welche insbesondere die bereits hergestellten aktiven Schaltungsbestandteile verändern könnten, wie z.B. Schritte mit hohen Prozesstemperaturen, nach der Herstellung der Schaltungsbestandteile nicht mehr nötig sind.

### LEDIGLICH ZUR INFORMATION

Codes zur Identifizierung von PCT-Vertragsstaaten auf den Kopfbögen der Schriften, die internationale Anmeldungen gemäss dem PCT veröffentlichen.

AL	Albanien	ES	Spanien	LS	Lesotho	SI	Slowenien
AM	Armenien	FI	Finnland	LT	Litauen	SK	Slowakei
AT	Österreich	FR	Frankreich	LU	Luxemburg	SN	Senegal
AU	Australien	GA	Gabun	LV	Lettland	SZ	Swasiland
AZ	Aserbaidshan	GB	Vereinigtes Königreich	MC	Monaco	TD	Tschad
BA	Bosnien-Herzegowina	GE	Georgien	MD	Republik Moldau	TG	Togo
BB	Barbados	GH	Ghana	MG	Madagaskar	TJ	Tadschikistan
BE	Belgien	GN	Guinea	MK	Die ehemalige jugoslawische Republik Mazedonien	TM	Turkmenistan
BF	Burkina Faso	GR	Griechenland	ML	Mali	TR	Türkei
BG	Bulgarien	HU	Ungarn	MN	Mongolei	TT	Trinidad und Tobago
BJ	Benin	IE	Irland	MR	Mauretanien	UA	Ukraine
BR	Brasilien	IL	Israel	MW	Malawi	UG	Uganda
BY	Belarus	IS	Island	MX	Mexiko	US	Vereinigte Staaten von Amerika
CA	Kanada	IT	Italien	NE	Niger	UZ	Usbekistan
CF	Zentralafrikanische Republik	JP	Japan	NL	Niederlande	VN	Vietnam
CG	Kongo	KE	Kenia	NO	Norwegen	YU	Jugoslawien
CH	Schweiz	KG	Kirgisistan	NZ	Neuseeland	ZW	Zimbabwe
CI	Côte d'Ivoire	KP	Demokratische Volksrepublik Korea	PL	Polen		
CM	Kamerun	KR	Republik Korea	PT	Portugal		
CN	China	KZ	Kasachstan	RO	Rumänien		
CU	Kuba	LC	St. Lucia	RU	Russische Föderation		
CZ	Tschechische Republik	LI	Liechtenstein	SD	Sudan		
DE	Deutschland	LK	Sri Lanka	SE	Schweden		
DK	Dänemark	LR	Liberia	SG	Singapur		
EE	Estland						

## Vertikal integrierbare Schaltung und Verfahren zu ihrer Herstellung

Die Erfindung betrifft eine vertikal integrierbare Schaltung und ein Verfahren zu ihrer Herstellung.

5

Unter vertikal integrierbaren Schaltungen versteht man mittels Planartechnik hergestellte Halbleiterschaltungen, die in mehreren Ebenen vertikal übereinander angeordnet werden, wodurch dreidimensionale Schaltungen entstehen. Die einzelnen Bauelemente und Schaltungsbestandteile der verschiedenen Ebenen werden durch vertikale Kontakte elektrisch miteinander verbunden. Dadurch kann gegenüber zweidimensionalen Schaltungen, d. h. Schaltungen nur in einer Ebene, eine höhere Packungsdichte erreicht werden. Auch aus sicherheitsrelevanten Aspekten bietet die vertikale Integration Vorteile, da besonders sensible Schaltungsbestandteile in Ebenen oder

10

15

Schichten angeordnet werden können, die auf beiden Seiten von mindestens einer weiteren Ebene oder Schicht mit aktiven Bauelementen umgeben werden.

Bei der Herstellung der dreidimensionalen Schaltungen weichen insbesondere die vertikalen Kontakte von bekannten Technologien ab, da die einzelnen vertikal integrierbaren Schaltungen in bekannter und gut beherrschbarer Planartechnik hergestellt werden. Zur Herstellung der vertikalen Kontakte sind mehrere Verfahren bekannt geworden.

20

Ein bekanntes Verfahren basiert darauf, auf eine fertig prozessierte Bauelementschicht polykristallines Silizium abzuscheiden und zu rekristallisieren. In der rekristallisierten Schicht können weitere Bauelemente gefertigt werden. Nachteil dieses Verfahrens ist es, daß sich wegen der hohen Temperaturen bei der Rekristallisierung die Eigenschaften der bereits fertiggestellten

25

30

aktiven Bauelemente der unteren Ebene verändern können. Weiterhin wird

wegen der seriellen Prozessierung der vertikal integrierten Gesamtschaltung eine entsprechend verlängerte Durchlaufzeit für die Herstellung benötigt.

Bei einem anderen bekannten Verfahren ist es vorgesehen, die einzelnen  
5 vertikal integrierbaren Schaltungen bzw. Ebenen von Schaltungen getrennt, auf verschiedenen Substraten herzustellen. Die Substrate mit den einzelnen Schaltungsebenen werden dann gedünnt, mit Vorder- und Rückseitenkontakten versehen und mittels eines Bondverfahrens vertikal verbunden. Nachteil dieses Verfahrens ist es, daß zur Herstellung der Vorder- und Rücksei-  
10 tenkontakte teilweise Materialien verwendet werden, die in bekannten Halbleiterfertigungsprozessen nicht ohne weiteres eingesetzt werden können.

Aus DE 44 33 845 A1 ist ein Verfahren zur Herstellung einer dreidimensionalen integrierten Schaltung bekannt, bei dem zwei fertig prozessierte Substrate oder einzelne Schaltungen miteinander verbunden werden. Zur vertikalen  
15 elektrischen Verbindung der auf beiden Substraten enthaltenen Schaltungen werden nach dem Verbinden der beiden Substrate, von denen eines gedünnt wurde, weitere Prozeßschritte durchgeführt, um eine Metallisierung zu erzeugen. Nachteil des bekannten Verfahrens ist es, daß vollständig prozessierte  
20 Substrate zur Verfügung gestellt werden müssen und daß zusätzliche Prozeßschritte zur Herstellung der vertikalen elektrischen Verbindung benötigt werden.

Aufgabe der vorliegenden Erfindung ist es daher, eine vertikal integrierbare  
25 Schaltung sowie ein Verfahren zu ihrer Herstellung anzugeben, das mit einer verringerten Anzahl von Prozeßschritten auskommt.

Die Aufgabe wird durch die Merkmale der unabhängigen Ansprüche gelöst.

Dabei wird davon ausgegangen, daß zur Herstellung der vertikalen elektrischen Kontakte Prozeßschritte bei der Herstellung der vertikal integrierbaren Schaltung selbst verwendet werden. Dadurch wird der Ablauf der Herstellung von vertikal integrierbaren Schaltungen und damit der dreidimensionalen integrierten Schaltung insgesamt vereinfacht, wodurch Anlagenlaufzeiten optimiert werden, da Prozeßschritte gespart werden. Weil zur Herstellung der vertikalen elektrischen Verbindungen zudem nicht mehr von fertig prozessierten Substraten ausgegangen wird, wird zudem eine verbesserte Ausbeute erreicht, da Prozeßschritte, welche insbesondere die bereits hergestellten aktiven Schaltungsbestandteile verändern könnten, wie z. B. Schritte mit hohen Prozeßtemperaturen, nach der Herstellung der Schaltungsbestandteile nicht mehr nötig sind.

Weitere Vorteile der Erfindung ergeben sich aus der nachfolgenden beispielhaften Beschreibung anhand von Figuren.

Es zeigt:

Figur 1 verschiedene Prozeßschritte eines Verfahrens zur Herstellung vertikal integrierbarer Schaltungen; und

Figur 2 eine Ausführungsform einer elektrisch leitfähigen Verbindung für die vertikale Integration von Schaltungen.

Figur 1 zeigt den Ablauf von Prozeßschritten bei der Herstellung vertikal integrierbarer Schaltungen.

In Figur 1a ist ein Substrat 1, 2 dargestellt, in dem eine Isolierschicht 3 verborgen ist. Das Substrat 1, 2 kann z. B. aus Silizium bestehen, die Isolier-

schicht 3 z. B. aus Siliziumdioxid. Derartige Substrate sind bekannt und werden als SOI-Substrate (Silicon On Insulator) bezeichnet. In das Substrat 1 oberhalb der Isolierschicht 3 sind Aussparungen 4 bis zur Isolierschicht 3 eingebracht, z. B. durch Ätzen, die Stege 5 im Substrat 1 umgeben. Die Stege 5 sind so dimensioniert, daß sie in einem nachfolgenden Prozeßschritt vollständig oxidiert werden können. Aussparungen 4 und Stege 5 sind dabei so bemessen, daß ihre Fläche ausreicht um Kontakte für die vertikale Integration aufzunehmen sowie eine Isolierung für diese Kontakte zu bilden. Gleichzeitig mit den Aussparungen 4 können auch nicht dargestellte Justagemarken geätzt werden, die später dazu verwendet werden, die Schaltungen bzw. das Substrat für die vertikale Integration auszurichten.

Figur 1b zeigt das SOI-Substrat 1, 2, 3 nach weiteren Prozeßschritten. Es wurden verschieden dotierte Wannen 6 sowie Oxidschichten 8 und 9 erzeugt. Die dotierten Wannen 6 sowie Feldoxid 8 und Gateoxid 9 bilden später die aktiven Bauteile der vertikal integrierbaren Schaltung. Ihre Herstellung und Funktionsweise ist bekannt und braucht daher nicht beschrieben zu werden, zumal sie für das Verständnis der vorliegenden Erfindung nicht von Bedeutung ist. An der Stelle der Aussparungen 4 und Stege 5 aus Figur 1a befindet sich nach der Oxidation, z. B. einer Hochtemperaturoxidation, ein Oxid, das Bestandteil des Feldoxids 8 ist und bis an die Isolierschicht 3 reicht. Bei der Oxidation muß beachtet werden, daß das Feldoxid lunkerfrei ist, und daß sich eine möglichst planare Oberfläche ergibt.

Figur 1c zeigt das Substrat 1, 2, 3 nach Vervollständigung der Bauteile, z. B. durch Einbringen verschiedener Dotiermaterialien 11 und 12 oder durch Aufbringen von polykristallinem Silizium 10. Um die weitere Verarbeitung zu ermöglichen, wurde außerdem eine Isolations- bzw. Planarisierungsschicht 7, z. B. aus Fotolack oder Polyimid aufgebracht.

Figur 1d zeigt die für eine erste Metallisierungsebene eingebrachten Aussparungen 13 und 14, die beispielsweise durch Ätzen hergestellt werden können und als Vias bezeichnet werden. Die Aussparungen 14 dienen zum Anschluß eines Bauteils, hier eines Transistors, die Aussparungen 13 werden für die spätere vertikale Integration vorgesehen.

Figur 1e zeigt die für die erste Metallisierungsebene eingebrachte Durchgangsmetallisierung 15 und 16, welche die Vias 13 und 14 aus Figur 1d füllen. In einem anschließenden, nicht dargestellten, Prozeßschritt wird auf die Oberfläche der Planisierungsschicht 7 eine Metallisierung zur Verbindung der Durchgangsmetallisierungen 15 und 16 aufgebracht. Für die Metallisierungen wird üblicherweise Aluminium verwendet.

Weitere Metallisierungsebenen können folgen, wobei nach jeder Metallisierungsebene eine Isolierschicht, z. B. aus Siliziumdioxid, aufgetragen wird. Neben der dargestellten und beschriebenen Herstellung der Aussparungen 13 bzw. der Durchmetallisierungen 15 für die Kontakte zur vertikalen Integration in der ersten Metallisierungsebene ist es auch möglich, diese in anderen Metallisierungsebenen vorzusehen. Nach Herstellung aller Metallisierungsebenen werden üblicherweise verschiedene Abschlußschichten wie Passivierungsschicht, eine Oxidschicht und Planisierungsschicht aufgebracht.

Figur 1f zeigt das Substrat 1, 3 nach dem Dünnen. Die untere Schicht 2 des Substrats 1, 2, 3, wie in den vorherigen Figuren dargestellt, wurde dabei z. B. mittels eines Ätzvorgangs entfernt. Als besonders vorteilhaft erweist sich dabei die dargestellte Verwendung eines Substrats mit einer verborgenen Isolierschicht 3, da diese als Ätzstopp dient. Prinzipiell ist aber auch die

Verwendung anderer Substrate möglich. Diese müssen aber nach dem Dünnen auf der Rückseite mittels z. B. einer Oxidabscheidung isoliert werden. Zur Handhabung des Substrats beim Dünnen und bei der nachfolgenden Weiterverarbeitung kann das Substrat mit seiner prozessierten Oberfläche 1  
5 auf einen Handlingwaver aufgebracht werden, von dem es nach vollständiger Bearbeitung gelöst wird. Das Substrat wird in diesem Fall bis zum Oxid 8 gedünnt. In beiden Fällen kann es auch vorgesehen sein, die Durchmetallisierung 15 bis zum Ende des Oxids 8 vorzunehmen, d. h. vorher entsprechend tief zu ätzen.

10

Figur 1g zeigt das prozessierte Substrat 1, 3, bei dem an den Stellen der Kontakte für die vertikale Integration Aussparungen 17 von der Rückseite 3 eingätzt wurden. Die Ätzung, die beispielsweise naßchemisch vorgenommen werden kann, reicht bis an die Durchmetallisierungen 15.

15

Figur 1h zeigt eine abschließende Rückseitenmetallisierung 18 des Substrats 1, 3. Die Rückseitenmetallisierung 18 wird so vorgenommen, daß sich die für die vertikale Integration benötigten Kontakte 15, 18 ergeben, d. h. die Rückseitenmetallisierung 18 wird an den Stellen der Durchmetallisierung 15, wie  
20 in Figur 1h dargestellt, unterbrochen. Abschließend können auch auf die Rückseitenmetallisierung Abschlußschichten aufgebracht werden, wie oben für die Vorderseite des Substrats beschrieben. Wie oben beschrieben, wurde an der Stelle des Kontakts für die vertikale Integration 15, 18 das Oxid 8 derart dimensioniert, daß es den Kontakt für die vertikale Integration 15, 18 zur  
25 elektrischen Isolierung vollständig umschließt.

Die mittels des oben beschriebenen Verfahrens hergestellten Schaltungen bzw. Substrate für die vertikale Integration werden dann beispielsweise mit den Rückseitenmetallisierungen 18 aneinandergefügt, wobei zur Justage die



oben erwähnten Justagemarken verwendet werden. Die Verbindung von mehr als zwei Substraten wird ermöglicht, wenn die Kontakte für die vertikale Integration auch auf die Oberfläche des prozessierten Substrats 1 geführt werden. In diesem Fall müssen für die Justage unter Umständen Infrarottechniken verwendet werden, da die Justagemarken durch die vertikale Integration verdeckt werden können.

Zur Herstellung einer elektrischen Verbindung zwischen den Kontakten für die vertikale Integration in verschiedenen Ebenen, d. h. verschiedenen Substraten, können Rückseitenmetallisierungen bzw. Metallisierungen auf den Oberflächen der prozessierten Substrate vorgesehen werden, die bei niedrigen Temperaturen schmelzen bzw. anschmelzen, um eine sichere elektrische Verbindung zu ergeben. Stellen der Oberflächen, auf Vorder- oder Rückseite des Substrats, mit Kontakten für die vertikale Integration dürfen außerdem nicht von den oben erwähnten Abschlußschichten bedeckt sein, damit eine elektrische Verbindung hergestellt werden kann. Dazu können diese Stellen entweder bei der Erzeugung der Abschlußschichten ausgenommen werden oder diese Stellen werden nach der Erzeugung der Abschlußschichten beispielsweise freigeätzt.

20

Zur vertikalen Integration kann es vorgesehen sein, daß ganze mit Kontakten für die vertikale Integration versehene Substrate in der beschriebenen Weise verbunden werden. Ebenso ist es möglich, die Substrate in einzelne Schaltungen zu zerteilen und Einzelschaltungen vertikal zu integrieren. Vor der vertikalen Integration können die Einzelschaltungen getestet werden und fehlerhafte Einzelschaltungen können aussortiert werden. Eine andere Möglichkeit ist die vertikale Integration von Einzelschaltungen auf Schaltungen eines ganzen Substrats und anschließendes Zerteilen des Substrats.

25

Auch diese Möglichkeit erlaubt den vorherigen Funktionstest sowohl der Einzelschaltungen als auch der Schaltungen auf dem Substrat.

5 Neben dem oben beschriebenen Prozeß zur Herstellung von vertikal integrierbaren Schaltungen anhand eines Siliziumsubstrats, ist die Verwendung des erfindungsgemäßen Verfahrens auch für Prozesse möglich, die auf anderen Halbleitermaterialien basieren.

10 Figur 2 zeigt eine vorteilhafte Ausgestaltung eines erfindungsgemäßen Kontakts für die vertikale Integration. Zusätzlich zum im Zusammenhang mit Figur 1 beschriebenen Kontakt für die vertikale Integration 15, 18 ist eine weitere Metallisierung 19 innerhalb des isolierenden Oxids 8 vorgesehen. Die Metallisierung 19 ist z. B. ringförmig ausgestaltet und umgibt die Metal-

15 lisierung des Kontakts für die vertikale Integration 15 vollständig. Weiterhin wird die ringförmige Metallisierung 19 mittels der auf der Oberfläche in einem späteren Prozeßschritt aufgetragenen Metallisierung derart elektrisch leitend verbunden, daß sie im Betriebsfall auf Masse gelegt ist. Auf diese Weise kann erreicht werden, daß der Signalfluß durch den vertikalen Kontakt 15, 18 abgeschirmt ist. Dann ist eine Auswertung des Signalflusses durch

20 den Kontakt für die vertikale Integration auch nicht von einer der Stirnseite des Substrats möglich, falls sich der Kontakt für die vertikale Integration in der Nähe einer der Stirnseiten des Substrats befindet.

### Patentansprüche

1. Verfahren zur Herstellung vertikal integrierbarer Schaltungen, dadurch **gekennzeichnet**, daß für die Herstellung elektrisch leitfähiger Kontakte für  
5 die vertikale Integration Verfahrensschritte verwendet werden, die der Herstellung der integrierbaren Schaltungen selbst dienen.
2. Verfahren nach Anspruch 1, umfassend die Schritte:
  - 10 a) Erzeugen einer Isolierung an den Stellen der Kontakte für die vertikale Integration von der Vorderseite eines die vertikal integrierbaren Schaltungen tragenden Substrats aus,
  - b) Erzeugen einer Aussparung innerhalb der Isolierungen von der Vorderseite aus,
  - 15 c) Auffüllen der Aussparungen mit einem elektrisch leitenden Material von der Vorderseite aus,
  - d) Freilegen des elektrisch leitenden Materials von der Rückseite des die vertikal integrierbaren Schaltungen tragenden Substrats aus an den Stellen der Kontakte für die vertikale Integration, und
  - 20 e) Aufbringen eines elektrisch leitenden Materials von der Rückseite aus, insbesondere jeweils auf das zuvor freigelegte elektrische Material an den Stellen der Kontakte für die vertikale Integration.
3. Verfahren nach Anspruch 2, dadurch **gekennzeichnet**, daß vor dem Freilegen des elektrisch leitenden Materials von der Rückseite aus das Substrat  
25 von der Rückseite her gedünnt wird.

4. Verfahren nach Anspruch 3, dadurch **gekennzeichnet**, daß das Substrat eine verborgene Isolierschicht aufweist, und daß bis zu dieser Isolierschicht gedünnt wird.
- 5 5. Verfahren nach Anspruch 3, dadurch **gekennzeichnet**, daß bis zum Erreichen der für die Kontakte für die vertikale Integration erzeugten Isolierung gedünnt wird.
- 10 6. Verfahren nach einem der Ansprüche 2 bis 5, dadurch **gekennzeichnet**, daß die in Verfahrensschritt a) erzeugte Isolierung bei der Erzeugung von Feldoxid erzeugt wird, wobei in das Substrat Aussparungen eingebracht sind, die Substratmaterial einschließen, das während der Erzeugung des Feldoxids vollständig oxidiert.
- 15 7. Verfahren nach einem der Ansprüche 2 bis 6, dadurch **gekennzeichnet**, daß die in Verfahrensschritt b) erzeugten Aussparungen innerhalb der Isolierungen sowie die das Auffüllen dieser Aussparungen nach Verfahrensschritt c) mit einem elektrisch leitenden Materials bei der Erzeugung einer Metallisierungsebene mit zugehörigen Durchgangslöchern vorgenommen  
20 wird.
8. Verfahren nach einem der Ansprüche 2 bis 7, dadurch **gekennzeichnet**, daß das in Verfahrensschritt e) aufgebrachte elektrisch leitenden Material bei einer Rückseitenmetallisierung aufgebracht wird.
- 25 9. Vertikal integrierbare Schaltung, die zur elektrisch leitfähigen Verbindung mit weiteren vertikal integrierbaren Schaltungen elektrisch leitfähige Kontakte aufweist, dadurch **gekennzeichnet**, daß die für die vertikale Integration verwendeten elektrisch leitfähigen Kontakte sowie zugehörige Isolierung

gen bei der Herstellung der vertikal integrierbaren Schaltung selbst erzeugt werden.

10. Vertikal integrierbare Schaltung nach Anspruch 9, dadurch gekenn-  
5 zeichnet, daß mindestens zwei vertikal integrierbare Schaltungen verbunden sind, und daß ihre elektrisch leitfähigen Kontakte für die vertikale Integration elektrisch leitend miteinander verbunden sind.



1

2

3

4

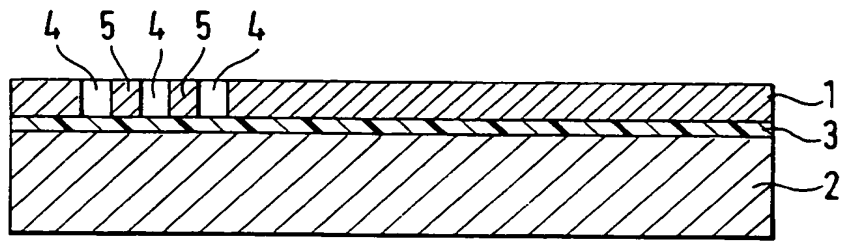


FIG. 1a

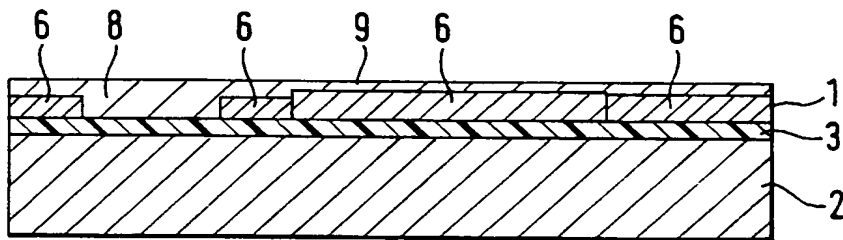


FIG. 1b

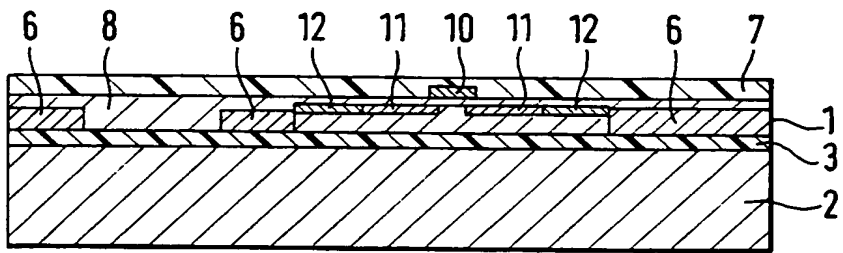


FIG. 1c

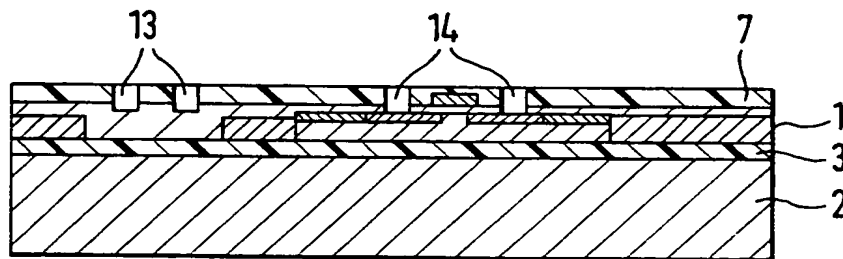


FIG. 1d

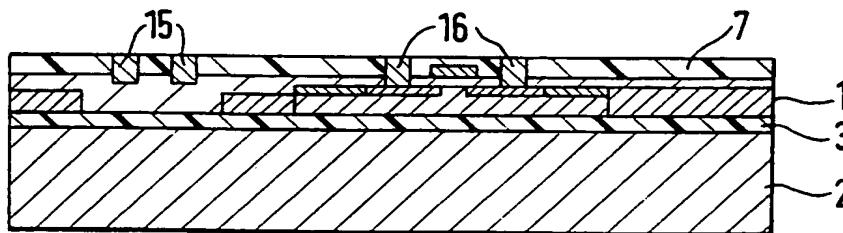
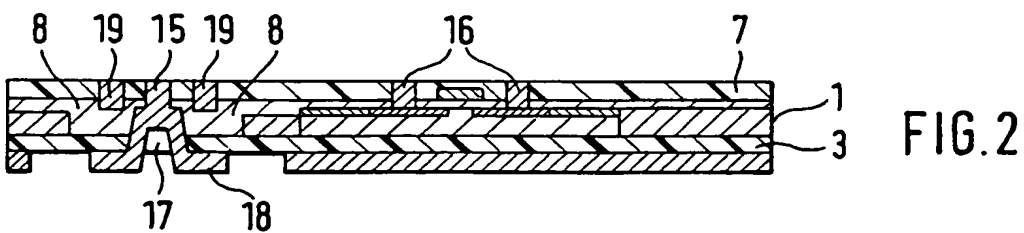
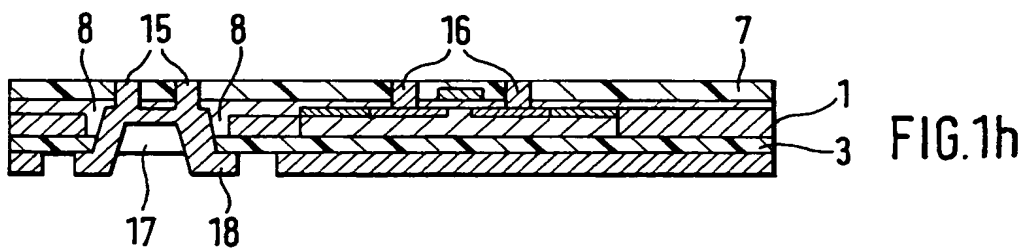
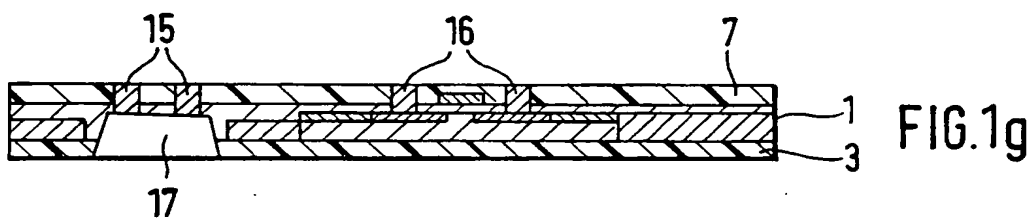
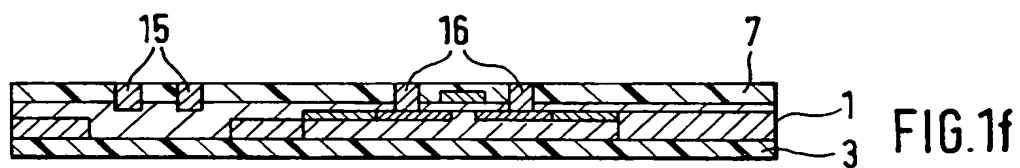


FIG. 1e









•

•

•

•

# INTERNATIONAL SEARCH REPORT

Inte Application No  
PCT/EP 00/03575

## A. CLASSIFICATION OF SUBJECT MATTER

IPC 7 H01L21/768 H01L23/48 H01L25/065 H01L21/98

According to International Patent Classification (IPC) or to both national classification and IPC

## B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)

IPC 7 H01L

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Electronic data base consulted during the international search (name of data base and, where practical, search terms used)

EPO-Internal, PAJ

## C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category *	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
X	US 5 426 072 A (FINNILA RONALD M) 20 June 1995 (1995-06-20)	1-4,7,8
A	column 3, line 1 -column 8, line 10; figures 1-7	6
X	US 4 939 568 A (TAGUCHI MASAO ET AL) 3 July 1990 (1990-07-03)	1-3,7,8
	column 5, line 8 -column 8, line 9; figures 3,4D-L	
X	US 5 627 106 A (HSU CHEN-CHUNG) 6 May 1997 (1997-05-06)	1
	column 4, line 7 - line 14; figures 11,12	

☐ Further documents are listed in the continuation of box C.

☒ Patent family members are listed in annex.

### \* Special categories of cited documents :

- \*A\* document defining the general state of the art which is not considered to be of particular relevance
- \*E\* earlier document but published on or after the international filing date
- \*L\* document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)
- \*O\* document referring to an oral disclosure, use, exhibition or other means
- \*P\* document published prior to the international filing date but later than the priority date claimed

- \*T\* later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention
- \*X\* document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone
- \*Y\* document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art.
- \* & \* document member of the same patent family

Date of the actual completion of the international search

27 July 2000

Date of mailing of the international search report

09.08.00

Name and mailing address of the ISA

European Patent Office, P.B. 5818 Patentlaan 2  
NL - 2280 HV Rijswijk  
Tel. (+31-70) 340-2040, Tx. 31 651 epo nl,  
Fax: (+31-70) 340-3016

Authorized officer

Micke, K

# INTERNATIONAL SEARCH REPORT

International application No.

PCT EP 00/03575

## Box I Observations where certain claims were found unsearchable (Continuation of item 1 of first sheet)

This international search report has not been established in respect of certain claims under Article 17(2)(a) for the following reasons:

1. ☐ Claims Nos.:  
because they relate to subject matter not required to be searched by this Authority, namely:
  
2. ☒ Claims Nos. 9,10  
because they relate to parts of the international application that do not comply with the prescribed requirements to such an extent that no meaningful international search can be carried out; specifically:  
  
See supplemental sheet ADDITIONAL MATTER PCT/ISA/210
  
3. ☐ Claims Nos.:  
because they are dependent claims and are not drafted in accordance with the second and third sentences of Rule 6.4(a).

## Box II Observations where unity of invention is lacking (Continuation of item 2 of first sheet)

This International Searching Authority found multiple inventions in this international application, as follows:

1. ☐ As all required additional search fees were timely paid by the applicant, this international search report covers all searchable claims.
2. ☐ As all searchable claims could be searched without effort justifying an additional fee, this Authority did not invite payment of any additional fee.
3. ☐ As only some of the required additional search fees were timely paid by the applicant, this international search report covers only those claims for which fees were paid, specifically claims Nos.:
  
4. ☐ No required additional search fees were timely paid by the applicant. Consequently, this international search report is restricted to the invention first mentioned in the claims; it is covered by claims Nos.:

### Remark on Protest

- ☐ The additional search fees were accompanied by the applicant's protest.  
☐ No protest accompanied the payment of additional search fees.

## ADDITIONAL MATTER PCT/ISA/210

Claims Nos. 9,10

See PCT Preliminary Examination Guidelines, Chapter III-4.1.

The extent of the protection sought in Claims Nos. 9 and 10 is not clear since claim is laid in Claim No. 9 to a device (a vertically integrateable circuit) by means of a method for the production thereof.

The applicant is reminded that claims or parts of claims relating to inventions in respect of which no search report has been established need not be the subject of an international preliminary examination (PCT Rule 66.1(e)). The EPO, in its capacity as the authority entrusted with the internal preliminary examination, does not as a general rule conduct a preliminary examination of subject matter for which no search report is available. This also applies to the case where the patent claims were amended after receipt of the international search report (PCT Article 19) or to the case where the applicant provides new patent claims pursuant to the procedure mentioned in PCT Chapter II.

# INTERNATIONAL SEARCH REPORT

Information on patent family members

International Application No

PCT/EP 00/03575

Patent document cited in search report	Publication date	Patent family member(s)	Publication date
US 5426072 A	20-06-1995	EP 0631692 A JP 7506936 T WO 9417553 A	04-01-1995 27-07-1995 04-08-1994
US 4939568 A	03-07-1990	JP 1709516 C JP 3074508 B JP 62219954 A JP 62272556 A DE 3778944 A EP 0238089 A KR 9008647 B	11-11-1992 27-11-1991 28-09-1987 26-11-1987 17-06-1992 23-09-1987 26-11-1990
US 5627106 A	06-05-1997	NONE	

# INTERNATIONALER RECHERCHENBERICHT

Inter  als Aktenzeichen

PCT/EP 00/03575

## A. KLASSIFIZIERUNG DES ANMELDUNGSGEGENSTANDES

IPK 7 H01L21/768 H01L23/48 H01L25/065 H01L21/98

Nach der Internationalen Patentklassifikation (IPK) oder nach der nationalen Klassifikation und der IPK

## B. RECHERCHIERTE GEBIETE

Recherchierter Mindestprüfstoff (Klassifikationssystem und Klassifikationssymbole)

IPK 7 H01L

Recherchierte aber nicht zum Mindestprüfstoff gehörende Veröffentlichungen, soweit diese unter die recherchierten Gebiete fallen

Während der internationalen Recherche konsultierte elektronische Datenbank (Name der Datenbank und evtl. verwendete Suchbegriffe)

EPO-Internal, PAJ

## C. ALS WESENTLICH ANGESEHENE UNTERLAGEN

Kategorie*	Bezeichnung der Veröffentlichung, soweit erforderlich unter Angabe der in Betracht kommenden Teile	Betr. Anspruch Nr.
X	US 5 426 072 A (FINNILA RONALD M) 20. Juni 1995 (1995-06-20)	1-4,7,8
A	Spalte 3, Zeile 1 - Spalte 8, Zeile 10; Abbildungen 1-7	6
X	US 4 939 568 A (TAGUCHI MASAO ET AL) 3. Juli 1990 (1990-07-03)	1-3,7,8
	Spalte 5, Zeile 8 - Spalte 8, Zeile 9; Abbildungen 3,4D-L	
X	US 5 627 106 A (HSU CHEN-CHUNG) 6. Mai 1997 (1997-05-06)	1
	Spalte 4, Zeile 7 - Zeile 14; Abbildungen 11,12	



Weitere Veröffentlichungen sind der Fortsetzung von Feld C zu entnehmen



Siehe Anhang Patentfamilie

\* Besondere Kategorien von angegebenen Veröffentlichungen :

\*A\* Veröffentlichung, die den allgemeinen Stand der Technik definiert, aber nicht als besonders bedeutsam anzusehen ist

\*E\* älteres Dokument, das jedoch erst am oder nach dem internationalen Anmeldedatum veröffentlicht worden ist

\*L\* Veröffentlichung, die geeignet ist, einen Prioritätsanspruch zweifelhaft erscheinen zu lassen, oder durch die das Veröffentlichungsdatum einer anderen im Recherchenbericht genannten Veröffentlichung belegt werden soll oder die aus einem anderen besonderen Grund angegeben ist (wie ausgeführt)

\*O\* Veröffentlichung, die sich auf eine mündliche Offenbarung, eine Benutzung, eine Ausstellung oder andere Maßnahmen bezieht

\*P\* Veröffentlichung, die vor dem internationalen Anmeldedatum, aber nach dem beanspruchten Prioritätsdatum veröffentlicht worden ist

\*T\* Spätere Veröffentlichung, die nach dem internationalen Anmeldedatum oder dem Prioritätsdatum veröffentlicht worden ist und mit der Anmeldung nicht kollidiert, sondern nur zum Verständnis des der Erfindung zugrundeliegenden Prinzips oder der ihr zugrundeliegenden Theorie angegeben ist

\*X\* Veröffentlichung von besonderer Bedeutung; die beanspruchte Erfindung kann allein aufgrund dieser Veröffentlichung nicht als neu oder auf erfinderischer Tätigkeit beruhend betrachtet werden

\*Y\* Veröffentlichung von besonderer Bedeutung; die beanspruchte Erfindung kann nicht als auf erfinderischer Tätigkeit beruhend betrachtet werden, wenn die Veröffentlichung mit einer oder mehreren anderen Veröffentlichungen dieser Kategorie in Verbindung gebracht wird und diese Verbindung für einen Fachmann naheliegend ist

\*G\* Veröffentlichung, die Mitglied derselben Patentfamilie ist

Datum des Abschlusses der internationalen Recherche

27. Juli 2000

Absendedatum des internationalen Recherchenberichts

09.08.00

Name und Postanschrift der Internationalen Recherchenbehörde

Europäisches Patentamt, P.B. 5818 Patentaan 2  
NL - 2280 HV Rijswijk  
Tel. (+31-70) 340-2040, Tx. 31 651 epo nl,  
Fax: (+31-70) 340-3016

Bevollmächtigter Bediensteter

Micke, K

# INTERNATIONALER RECHERCHENBERICHT

Internationales Aktenzeichen  
PCT/EP 00/03575

## Feld I Bemerkungen zu den Ansprüchen, die sich als nicht recherchierbar erwiesen haben (Fortsetzung von Punkt 2 auf Blatt 1)

Gemäß Artikel 17(2)a) wurde aus folgenden Gründen für bestimmte Ansprüche kein Recherchenbericht erstellt:

1. ☐ Ansprüche Nr.   
 weil sie sich auf Gegenstände beziehen, zu deren Recherche die Behörde nicht verpflichtet ist, nämlich
  
2. ☒ Ansprüche Nr. **9, 10**   
 weil sie sich auf Teile der internationalen Anmeldung beziehen, die den vorgeschriebenen Anforderungen so wenig entsprechen, daß eine sinnvolle internationale Recherche nicht durchgeführt werden kann, nämlich   
 **siehe Zusatzblatt WEITERE ANGABEN PCT/ISA/210**
  
3. ☐ Ansprüche Nr.   
 weil es sich dabei um abhängige Ansprüche handelt, die nicht entsprechend Satz 2 und 3 der Regel 6.4 a) abgefaßt sind.

## Feld II Bemerkungen bei mangelnder Einheitlichkeit der Erfindung (Fortsetzung von Punkt 3 auf Blatt 1)

Die internationale Recherchenbehörde hat festgestellt, daß diese internationale Anmeldung mehrere Erfindungen enthält:

1. ☐ Da der Anmelder alle erforderlichen zusätzlichen Recherchegebühren rechtzeitig entrichtet hat, erstreckt sich dieser internationale Recherchenbericht auf alle recherchierbaren Ansprüche.
  
2. ☐ Da für alle recherchierbaren Ansprüche die Recherche ohne einen Arbeitsaufwand durchgeführt werden konnte, der eine zusätzliche Recherchegebühr gerechtfertigt hätte, hat die Behörde nicht zur Zahlung einer solchen Gebühr aufgefordert.
  
3. ☐ Da der Anmelder nur einige der erforderlichen zusätzlichen Recherchegebühren rechtzeitig entrichtet hat, erstreckt sich dieser internationale Recherchenbericht nur auf die Ansprüche, für die Gebühren entrichtet worden sind, nämlich auf die Ansprüche Nr.
  
4. ☐ Der Anmelder hat die erforderlichen zusätzlichen Recherchegebühren nicht rechtzeitig entrichtet. Der internationale Recherchenbericht beschränkt sich daher auf die in den Ansprüchen zuerst erwähnte Erfindung; diese ist in folgenden Ansprüchen erfaßt:

Bemerkungen hinsichtlich eines Widerspruchs

- ☐ Die zusätzlichen Gebühren wurden vom Anmelder unter Widerspruch gezahlt.
- ☐ Die Zahlung zusätzlicher Recherchegebühren erfolgte ohne Widerspruch.



## WEITERE ANGABEN

PCT/ISA/ 210

Fortsetzung von Feld I.2

Ansprüche Nr.: 9,10

Ansprüche 9, 10:

Siehe PCT Preliminary Examination Guidelines, Kapitel III-4.1.  
Das Ausmass des durch die Ansprüche 9 und 10 beanspruchten Patentschutzes ist unklar da in Anspruch 9 eine Vorrichtung (eine vertikal integrierbare Schaltung) mittels eines Verfahrens zu deren Herstellung beansprucht wird.

Der Anmelder wird darauf hingewiesen, daß Patentansprüche, oder Teile von Patentansprüchen, auf Erfindungen, für die kein internationaler Recherchenbericht erstellt wurde, normalerweise nicht Gegenstand einer internationalen vorläufigen Prüfung sein können (Regel 66.1(e) PCT). In seiner Eigenschaft als mit der internationalen vorläufigen Prüfung beauftragte Behörde wird das EPA also in der Regel keine vorläufige Prüfung für Gegenstände durchführen, zu denen keine Recherche vorliegt. Dies gilt auch für den Fall, daß die Patentansprüche nach Erhalt des internationalen Recherchenberichtes geändert wurden (Art. 19 PCT), oder für den Fall, daß der Anmelder im Zuge des Verfahrens gemäß Kapitel II PCT neue Patentanprüche vorlegt.

# INTERNATIONALER RECHERCHENBERICHT

Angaben zu Veröffentlichungen, die zur selben Patentfamilie gehören

Internationales Aktenzeichen

PCT/EP 00/03575

Im Recherchenbericht angeführtes Patentdokument	Datum der Veröffentlichung	Mitglied(er) der Patentfamilie	Datum der Veröffentlichung
US 5426072 A	20-06-1995	EP 0631692 A	04-01-1995
		JP 7506936 T	27-07-1995
		WO 9417553 A	04-08-1994
US 4939568 A	03-07-1990	JP 1709516 C	11-11-1992
		JP 3074508 B	27-11-1991
		JP 62219954 A	28-09-1987
		JP 62272556 A	26-11-1987
		DE 3778944 A	17-06-1992
		EP 0238089 A	23-09-1987
		KR 9008647 B	26-11-1990
US 5627106 A	06-05-1997	KEINE	